

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-138365

(43)Date of publication of application : 16.05.2000

(51)Int.Cl.

H01L 27/148

H01L 27/14

H04N 5/335

(21)Application number : 10-312255

(71)Applicant : HAMAMATSU PHOTONICS KK

(22)Date of filing : 02.11.1998

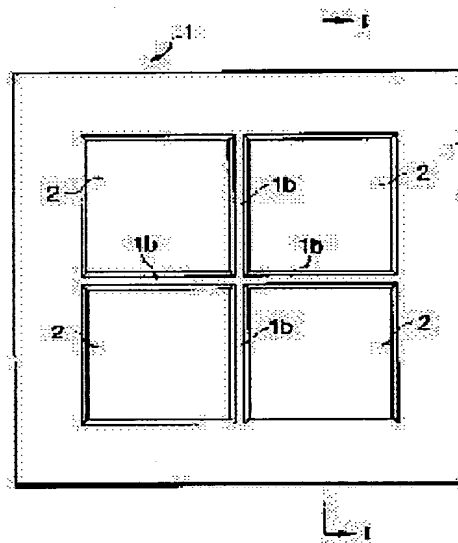
(72)Inventor : AKAHORI HIROSHI
MURAMATSU MASA HARU
YAMAMOTO AKINAGA

(54) SEMICONDUCTOR ENERGY DETECTOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a rear face irradiation-type semiconductor energy detector equipped with a board that is sufficiently high in mechanical strength and low in board resistance.

SOLUTION: Thin-walled parts 2, capable of detecting an energy beam that irradiates on the rear face of a board 1, a board frame 1a that surrounds the thin-walled parts 2, and a board beam 1b that divide the rear face of the board 1 into the thin-walled parts 2 are formed on the rear face of the board 1 for the formation of a detector, where the thin-walled parts 2b are secured of sufficient mechanical strength and restrained from being deformed which makes the detector to become out of focus. At the same time, the distance from each site on the thin-walled parts 2 high in board resistance to the board frame 1a or the board frames 1b low in board resistance is set sufficiently short, whereby the board resistance can be reduced to realize high-speed readout operation.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

BEST AVAILABLE COPY

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-138365
(P2000-138365A)

(43) 公開日 平成12年5月16日 (2000. 5. 16)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード* (参考)
H 0 1 L 27/148		H 0 1 L 27/14	B 4 M 1 1 8
27/14		H 0 4 N 5/335	F 5 C 0 2 4
H 0 4 N 5/335			U
		H 0 1 L 27/14	K

審査請求 未請求 請求項の数 5 O L (全 8 頁)

(21) 出願番号 特願平10-312255
(22) 出願日 平成10年11月2日 (1998. 11. 2)

(71) 出願人 000236436
浜松ホトニクス株式会社
静岡県浜松市市野町1126番地の1
(72) 発明者 赤堀 寛
静岡県浜松市市野町1126番地の1 浜松ホ
トニクス株式会社内
(72) 発明者 村松 雅治
静岡県浜松市市野町1126番地の1 浜松ホ
トニクス株式会社内
(74) 代理人 100088155
弁理士 長谷川 芳樹 (外2名)

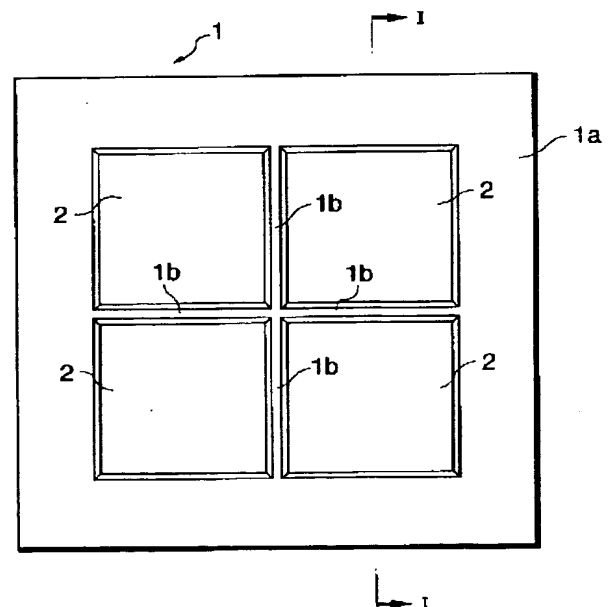
最終頁に続く

(54) 【発明の名称】 半導体エネルギー検出器

(57) 【要約】

【課題】 十分な基板の機械的強度と、小さい基板抵抗とを有する裏面照射型の半導体エネルギー検出器を提供する。

【解決手段】 基板1の裏面側に、裏面照射によるエネルギー線検出を可能にするための薄形部2と、その周辺の基板枠1aとに加えて、薄形部2を分割するように基板梁1bを形成することによって、薄形部2について基板の十分な機械的強度を確保し、また、薄形部2の歪みを抑制して、それによる検出時の焦点ぼけ等を防ぐことができる。また同時に、基板抵抗が高い薄形部2の各部位から、基板抵抗が低い基板枠1aまたは基板梁1bまでの距離を充分短く設定することによって、基板抵抗を低減して高速読み出し動作を可能にすることができる。



【特許請求の範囲】

【請求項1】 半導体基板の表面に電荷読み出し部が形成されている半導体エネルギー検出器において、前記半導体基板の裏面には、前記半導体基板が薄形化されて、エネルギー線の検出が行われる複数の薄形部と、前記半導体基板の周縁部に形成されて、前記複数の薄形部をその内側領域に含む基板枠と、前記基板枠の内側領域において、前記複数の薄形部についてのそれぞれの境界部分に形成されている単一または複数の基板梁と、が形成されていることを特徴とする半導体エネルギー検出器。

【請求項2】 前記電荷読み出し部は、電荷結合素子からなることを特徴とする請求項1記載の半導体エネルギー検出器。

【請求項3】 前記電荷読み出し部は、水平方向を分割し垂直方向を長手方向として設置される複数の垂直配列を有して構成され、前記基板梁は、少なくとも2つの前記垂直配列に対応する裏面上の領域を通るように形成されたことを特徴とする請求項1または2記載の半導体エネルギー検出器。

【請求項4】 前記複数の垂直配列のそれぞれに対応する裏面上の領域において、前記複数の薄形部が設けられている領域の面積がそれぞれ等しいことを特徴とする請求項3記載の半導体エネルギー検出器。

【請求項5】 検出対象の移動速度に対応した速度で電荷転送を行いつつ、前記検出対象のエネルギー線像のぶれのない検出を行うTDI駆動法によって前記電荷読み出し部を制御する電荷転送制御部をさらに備えることを特徴とする請求項1～4のいずれか一項記載の半導体エネルギー検出器。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電荷結合素子（CCD、Charge Coupled Device）やアクティブピクセルセンサ（APS、Active Pixel Sensor）などを用いた半導体エネルギー検出器に関するものである。

【0002】

【従来の技術】撮像素子として利用される電荷結合素子（CCD）は、アナログ電荷群をクロックパルスに同期して一方向に転送するもので、空間情報を時系列信号に変換することができる。ただし、CCDに光を照射したまま電荷を転送すると、それぞれの部位で光励起された電荷と転送された電荷とが混じり合って、いわゆるスミアを起こし、画像信号が劣化する。そのため通常は、画像の撮像（エネルギー線像の検出）を行う電荷蓄積期間と、画像の転送を行う電荷転送期間とに時分割して動作させて使用される。実用的な撮像デバイスとしては、例えばフレーム転送型（FT型）、フル・フレーム転送型（FFT型）、インターライン転送型（IT型）などが

ある。このうち、計測用としては主にFFT型CCDが用いられる。FFT型CCDは、蓄積部が無く受光部を大きくできるので、光の利用率が高く、微弱光の計測に適している。

【0003】半導体製造分野におけるウエハ検査やフォトマスク（レチクル）検査等に用いられるCCDなどの半導体エネルギー検出器としては、パターンの焼き付け露光に使用される光源を用いて検査が行われるために、紫外光（例えば、高圧水銀灯g線：波長436nm、高圧水銀灯i線：365nm、XeClエキシマレーザ：308nm、KrFエキシマレーザ：248nm、ArFエキシマレーザ：193nm、など）に高い感度を有するものが必要とされる場合がある。

【0004】そのような撮像素子の1つとして、裏面照射型CCDがある（例えば特開平6-29506号）。表面照射型CCDにおいては、受光部を覆っている転送電極を例えば多結晶シリコンによる電極として、表面を受光面として撮像を行うが、多結晶シリコンは波長400nm以下の光を吸収してしまうため、紫外光に対する感度が低くなってしまう。これに対して裏面照射型CCDとは、基板を例えば厚さ10～30μm程度まで薄くしてCCDを形成し、裏面からエネルギー線を入射して撮像を行うものであり、したがって、表面側に配設される転送電極に影響されずに光の入射・受光を行うことができ、紫外光などの短波長光に対しても高い感度を有するCCDが実現される。

【0005】

【発明が解決しようとする課題】しかしながら、上記したような裏面照射型CCDにおいては、その薄形部の薄さによって機械的強度が低く、取り扱いが難しいという問題がある。また、CCDを含めてMOS型デバイスでは基板電位の確保、すなわち基板抵抗を小さくすることが重要であるが、大きい薄形部を有する裏面照射型CCDにおいては小さい基板抵抗の実現は構造上困難である。

【0006】このような裏面照射型CCDにおいては、例えば上記の特開平6-29506号に示されたもののように、基板枠を有する構成として強度を補強する方法が用いられることがある。図12は、そのような裏面照射型CCDの一例を裏面側からみた底面図、また、図13は、そのVI-VI矢印断面図である。ここでは、基板1において受光部領域に対応する基板部分を薄形化して薄形部2とし、その周辺部分に基板を薄形化せずに枠状に残した基板枠1aが形成されている。しかし、受光部の面積が大きくなると、このような構造のみでは薄形部2について十分な機械的強度が確保できず、また、薄形部2の各部位に生じる歪みによって焦点が合わなくなる（焦点ぼけ）、という問題がある。

【0007】また、CCDの各画素は、MOS-FETと等価であり、ゲートに印加されたクロックパルスによ

り基板の電荷を充電・放電することによって、CCDの電荷転送のためのポテンシャル井戸を形成・変化させている。しかし、厚い基板が残存している基板枠1aの部分では、その基板抵抗は $0.7\Omega/\square$ 程度と低いのにに対して、薄形部2においてはその薄さのために基板抵抗は $100\sim1000\Omega/\square$ 程度と非常に高くなってしまい、そのため基板電荷の充電・放電を速やかに行うことができない。特に、基板枠1aは強度を補強すると同時に基板電荷の充電・放電を補助する機能をも有しているが、受光部に対応している薄形部2の中心付近などでは、基板枠1aまでの距離が長く、基板抵抗によって電荷転送の速度が抑えられて高速動作ができない。

【0008】本発明は、上記のような問題点に鑑みてなされたものであり、十分な基板強度と、小さい基板抵抗とを有する裏面照射型の半導体エネルギー検出器を提供することを目的とする。

【0009】

【課題を解決するための手段】このような目的を達成するために、本発明による半導体エネルギー検出器は、半導体基板の表面に電荷読み出し部が形成されている半導体エネルギー検出器において、半導体基板の裏面には、半導体基板が薄形化されて、エネルギー線の検出が行われる複数の薄形部と、半導体基板の周縁部に形成されて、複数の薄形部をその内側領域に含む基板枠と、基板枠の内側領域において、複数の薄形部についてのそれぞれの境界部分に形成されている単一または複数の基板梁と、が形成されていることを特徴とする。

【0010】また、電荷読み出し部は、電荷結合素子からなることを特徴としても良い。

【0011】半導体基板の表面側に形成されたCCDなどの電荷読み出し部の受光部領域に対応する裏面側の領域を含んで形成された薄形部と、その周辺部分に基板を残存させた基板枠と、を有して構成された裏面照射型半導体エネルギー検出器において、その薄形部の領域を複数の領域に分割し、それらの領域の境界部分に基板を全部または一部残存させて形成される基板梁を設けた構成とすることによって、紫外光などに対して高い感度を有すると同時に、受光部の面積が大きい場合などにおいても、半導体基板の十分な機械的強度を確保して、薄形部の各部位に生じる歪みによる焦点ぼけを抑制した半導体エネルギー検出器とすることができる。

【0012】また、このような基板梁によって、基板抵抗が高い薄形部の各部位から、基板抵抗が低い基板枠または基板梁までの距離を十分に短縮するように基板梁を構成することによって基板抵抗を低減して、電荷転送等の高速動作を可能にすることができる。

【0013】なお、このような裏面照射形の半導体エネルギー検出器は、紫外光を含む光の他に、電子線やX線などのエネルギー線の検出にも有効に用いることができる。

【0014】また、電荷読み出し部は、水平方向を分割し垂直方向を長手方向として配設される複数の垂直配列を有して構成され、基板梁は、少なくとも2つの垂直配列に対応する裏面上の領域を通るように設置されたことを特徴とする。

【0015】特に、電荷読み出し部を複数の垂直配列を有して構成した場合、基板梁を少なくとも2つの垂直配列に対応する部位を含んで設置する、すなわち、垂直配列の配列方向と平行でないように基板梁を設置することによって、例えば全領域が不感領域となる垂直配列が生じないように構成することができる。

【0016】さらに、複数の垂直配列のそれぞれに対応する裏面上の領域において、複数の薄形部が設けられている領域の面積がそれぞれ等しいことを特徴としても良い。

【0017】例えばベルトコンベア上にある物体など、一定速度で移動している物体を撮像する方法として、物体の移動速度に対応した速度で受光部に蓄積される電荷を転送しつつ電荷の蓄積を行うTDI (Time Delay and Integration) 駆動法が用いられるが、各垂直配列での薄形部が設けられている領域の面積を同一とした上記の構成の半導体エネルギー検出器にこのTDI駆動法を適用して撮像を行った場合、物体の各位置に対応する電荷蓄積・検出の感度が検出・撮像される像全体で均一な検出器とすることができる。

【0018】上記したTDI駆動法は、例えば検出対象の移動速度に対応した速度で電荷転送を行いつつ、検出対象のエネルギー線像のぶれのない検出を行うTDI駆動法によって電荷読み出し部を制御する電荷転送制御部をさらに備える構成とすることによって実現される。

【0019】

【発明の実施の形態】以下、図面と共に本発明による半導体エネルギー検出器の好適な実施形態について詳細に説明する。なお、図面の説明においては同一要素には同一符号を付し、重複する説明を省略する。また、図面の寸法比率は、説明のものと必ずしも一致していない。

【0020】図1は、本発明に係る半導体エネルギー検出器の第1の実施形態を裏面側からみた底面図である。また、図2は、図1に示した半導体エネルギー検出器のI-I矢印断面図である。なお、表面側に形成されているCCDの垂直及び水平の電荷転送方向は、図1においては図面上の垂直及び水平方向と一致している。また、図2においては図面上の上方が図1に示されている裏面側、下方がCCDが形成されている表面側である。

【0021】本実施形態における半導体エネルギー検出器は、厚さ約 $300\mu\text{m}$ 、抵抗率 $10\sim100\Omega\cdot\text{cm}$ 程度で、面方位(100)のP型シリコン基板1上に構成されている。裏面照射型の半導体エネルギー検出器においては、基板の薄形化、及び裏面入射面のポテンシャルスロープ(アキュムレーション層)の形成が必要であ

る。基板の薄形化によって、入射面近傍で光電変換されて生じた電子が、電荷転送のポテンシャル井戸に拡散するまでに再結合によって消滅しないようにし、また、光電変換する基板裏面と電荷転送する基板表面との距離を短くして、隣接画素への拡散を抑制させて解像度の低下を防ぐことができる。一方、裏面入射面のポテンシャルスロープ（アキュムレーション層）の形成によって、入射面近傍で光電変換されて生じた電子が電荷転送のためのポテンシャル井戸へ容易に拡散するようにすることができる。このようなポテンシャルスロープ（アキュムレーション層）の形成は、例えばボロニイオンの注入と、その活性化熱処理によってなされる。

【0022】基板1の、受光部に対応する領域を含む裏面側の領域には、厚さ10～30 μm 程度に薄くされた（したがって270～290 μm 程度の深さでエッチングされた）薄形部2が形成されている。この薄形部2は、本実施形態においては図1に示すように等しい面積で4分割（垂直・水平方向にそれぞれ2分割）されて形成されている。すなわち、薄形部2の周辺部分に基板を薄形化せずに枠状に残存させた基板枠1aに加えて、薄形部2の領域内に基板を梁状に残存させた基板梁1bが形成されている。

【0023】このように薄形部2及び基板枠1aに加えてさらに基板梁1bを有して基板1を構成することによって、薄形部2によって裏面からの受光・撮像を可能にして、紫外光等への高い感度を実現しつつ、かつ、基板梁1bによって基板1の薄形部2について充分な機械的強度を確保し、薄形部2の歪みを抑制して、それによる撮像時の焦点ぼけを防ぐことができる。また、この基板梁1bを形成することによって、従来、薄形部2から基板枠1aまでの距離が長かったことに起因して生じていた高い基板抵抗の問題を解決して、薄形部2の各部位から、基板抵抗が低い基板枠1aまたは基板梁1bまでの距離を十分に短縮して、電荷転送等の高速動作を可能にすることができる。

【0024】また、このとき、受光部領域内の基板梁1bが設置されている部位は不感領域もしくは低感度領域となるが、例えばCCDの受光面積を大きくしたい要望があるX線撮像や天文観測などにおいては、従来から、複数のCCDを隙間無く並べることによって大面積化を実施している場合がある。このように、不感領域となるそれぞれのCCDの隙間の存在が実用上障害となっていないような用途に対しては、本発明によるCCDなどの半導体エネルギー検出器における、基板梁1bによる不感または低感度領域についても実用上は問題とならない。

【0025】基板1の裏面側には、図2に示すように保護膜であるシリコン酸化膜3が例えば厚さ0.1 μm 程度に形成され、また、薄形部2に対応した基板部分には、P⁺高濃度層4が形成されている。P⁺高濃度層4は

例えば厚さ0.2 μm 程度で濃度 $5 \times 10^{18} / \text{cm}^3$ 程度に形成され、光入射面に近い部位で光電変換された電荷を表面側へ拡散させる機能を有している。

【0026】一方、表面側にはCCD5が形成されており、これによって、裏面入射型の半導体エネルギー検出器が構成されている。すなわち、裏面側から入射された光は、P⁺高濃度層4からCCD5までの領域において光電変換され、光電変換によって生じた電荷はCCD5に向けて拡散して、CCDのポテンシャル井戸に到達し蓄積されて、検出・撮像が行われる。

【0027】このような薄形部2を有する構造は、CCDのウエハプロセスの途中工程において形成される。まず、シリコン基板1にシリコン窒化膜を堆積し、ホトリソグラフィ工程により所望の形状にパターニングし、それをマスクとしてシリコン基板1をKOHからなるエッチング液で、シリコン窒化膜に覆われたチップ周辺部を厚く残したままエッチングすることにより形成される。

【0028】図3は、図1に示した半導体エネルギー検出器を表面側からみた上面図であり、本実施形態においては、FFT型CCD（例えば約20 $\mu\text{m} \times 20\mu\text{m}$ の画素が2次的に、水平方向に512または1024列、垂直方向に128または256行配置されてなる）が形成されている。なお、このような表面側のCCDの構成については従来と同様のものを用いている。また、以下に示す他の実施形態に関しても表面側の構成は基板及び受光面の形状・面積等を除いてこれと同様のものであるが、いずれも表面側はこのようなFFT型CCDに限られるものではなく、他の形態のCCDまたはCCD以外の素子等を用いた半導体エネルギー検出器とすることも可能である。

【0029】基板1の表面上には、垂直方向を電荷の転送方向とした垂直転送チャネル6が複数列（例えば幅約20 μm で、512または1024列）配列されており、これに直交する方向を長手方向として複数の垂直転送電極からなる垂直転送電極群7が配設されて、垂直シフトレジスタが形成されている。配列されたそれぞれの垂直転送チャネル6は水平転送チャネル8（例えば幅約25～100 μm ）に接続され、これに直交して複数の水平転送電極からなる水平転送電極群9が配設されて、水平シフトレジスタが形成されている。なお、垂直転送電極群7については、FT型CCDの場合には上下2つの領域に分割されて、それぞれ受光部（上の領域）及び蓄積部（下の領域）が形成される。

【0030】電荷蓄積期間に受光・撮像によってポテンシャル井戸に蓄積された電荷は、垂直転送チャネル6及び垂直転送電極群7を有する垂直シフトレジスタと、水平転送チャネル8及び水平転送電極群9を有する水平シフトレジスタとによって、電荷転送期間に順次転送され、時系列信号となる。転送された電荷は、一定電位のアウトプットゲート10の下を通過し、リセットゲート

11によって一定の電位に保たれたフローティングダイオード12のポテンシャル井戸に送り込まれて、フローティングダイオード12の電位を変化させる。この電位の変化をオンチップのFET13と、外付けの負荷抵抗14からなるソースフォロワ回路を通して読み出し、出力端子15より画像出力を得る。その後、フローティングダイオード12に送り込まれた電荷は、リセットゲート11の下を通過してリセットドレイン16より放出される。

【0031】図4は、本発明に係る半導体エネルギー検出器の第2の実施形態を裏面側からみた底面図である。また、図5は、図4に示した半導体エネルギー検出器のII-II矢印断面図である。なお、図面上の垂直・水平方向等に関しては図1及び図2と同様である。また、基板の厚さ、薄形部の厚さ（エッチング深さ）、及びその断面構造等については第1の実施形態と同様である。

【0032】本実施形態における薄形部2は、水平方向、すなわち垂直シフトレジスタの電荷転送方向と直交する方向、を長手方向として等しい面積で基板梁1bによって4分割（垂直方向に4分割）されて形成されている。このような構成においては、薄形部2が設けられている部位の面積が、表面側に形成されている垂直配列であるそれぞれの垂直転送チャンネル6に対応する裏面側の領域に対してそれぞれ等しくなるように基板梁1bが設置されており、これによって、第1の実施形態と同様の機械的強度の確保等の効果に加えて、さらにTDI（Time Delay and Integration）駆動法を用いた場合において、基板梁1bによる不感または低感度領域の問題を生じない撮像を行うことが可能となる。

【0033】TDI駆動法とは、例えばベルトコンベア上にある物体など、一定速度で移動している撮像対象である物体を撮像するのに用いられる撮像法であって、撮像対象の進行方向を垂直シフトレジスタの電荷転送方向と一致させて設置し、受光部の各ポテンシャル井戸に蓄積された電荷を撮像対象の移動速度に対応した速度で転送しつつ、電荷の蓄積・撮像を行う方法である。このような方法によれば、特定の蓄積電荷は、撮像対象の移動にかかわらず常に撮像対象の特定の位置に対応して、スミア・ぶれの生じない撮像を行うことができる。

【0034】上記のように、薄形部2が設けられている部位の面積が、それぞれの垂直転送チャンネル6に対して等しくなるように基板梁1bを設置することによって、TDI駆動法において垂直転送チャンネル6を転送されるそれぞれの蓄積電荷が、基板梁1bによる不感・低感度領域を通過する時間・割合を等しくすることができ、したがって、撮像感度が撮像される像全体に対して均一になるようにすることが可能となる。なお、このようなTDI駆動法は、実際には例えば図3に示したCCDにおいて垂直転送電極群7及び水平転送電極群9の転送電極にそれぞれ印加される電圧等を制御することによって、

TDI駆動法にしたがって電荷転送を制御する電荷転送制御部（図示していない）を設置することによって実現される。

【0035】図6は、本発明に係る半導体エネルギー検出器の第3の実施形態を裏面側からみた底面図である。また、図7は、図6に示した半導体エネルギー検出器のIII-III矢印断面図である。なお、図面上の垂直・水平方向等に関しては図1及び図2と同様である。また、基板の厚さ、薄形部の厚さ（エッチング深さ）、及びその断面構造等については第1または第2の実施形態と同様である。

【0036】本実施形態は、第2の実施形態と類似のものであるが、その薄形部2及び基板梁1bは、垂直転送チャンネル6に対して45°の角度で右上がり斜めに形成されている。このような形状とすることによって、第2の実施形態に比べてさらにその機械的強度を高めて、薄形部2の歪みによる焦点ぼけをさらに低減した半導体エネルギー検出器とすることができる。

【0037】また、本実施形態においても、基板梁1bの上端（基板枠1aの上部との境界端）及び下端（基板枠1aの下部との境界端）の水平方向の位置をそれぞれ図6に示すように対応させることによって、薄形部2が設けられている部位の面積が、それぞれの垂直転送チャンネル6に対して等しくなるように基板梁1bが設置・構成されており、したがって、第2の実施形態と同様に、TDI駆動法を用いた場合において、基板梁1bによる不感または低感度領域の問題を生じない撮像を行うことができる。

【0038】本発明による半導体エネルギー検出器は、上記した実施形態に限られるものではなく、様々な形態のものを用いることができる。

【0039】図8は、本発明に係る半導体エネルギー検出器の第4の実施形態を裏面側からみた底面図である。また、図9は、図8に示した半導体エネルギー検出器のIV-IV矢印断面図である。第1～第3の実施形態においては、基板枠1a及び基板梁1bの高さ（厚さ）はすべて等しく設定されていたが、本実施形態においては、基板梁1bの高さ（厚さ）が基板枠1aよりも低く（薄く）されている。このような構成は、シリコンエッチングを2段階に分けて行うことによって実現することが可能であり、これによって、撮像対象からの画像の影を生じにくくすることができる。

【0040】図10は、本発明に係る半導体エネルギー検出器の第5の実施形態を裏面側からみた底面図である。また、図11は、図10に示した半導体エネルギー検出器のV-V矢印断面図である。本実施形態においては、基板枠1a及び基板梁1bの裏面入射面側の領域にマスク蒸着によってメタライゼーションを施して、金属層1cが形成されている。これによって、さらに基板抵抗を低減することができる。例えば、図8及び図9に示

したように基板梁 1b をやや低く形成した場合、この部分の基板抵抗がやや高くなってしまいが、そのような場合に、このメタライゼーションによる金属層 1c の形成は特に有効である。

【0041】

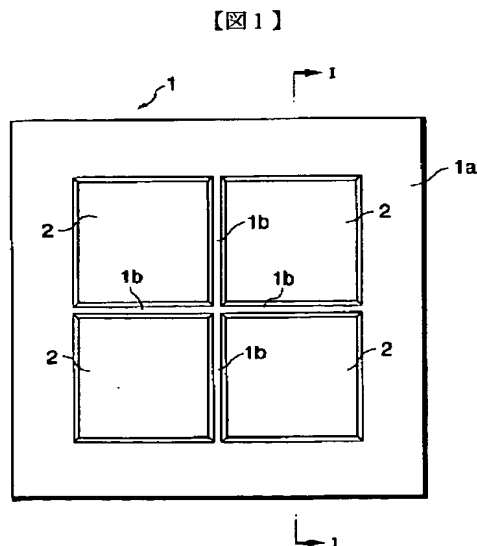
【発明の効果】本発明による CCD などの半導体エネルギー検出器は、以上詳細に説明したように、次のような効果を得る。すなわち、表面側に電荷読み出し部が形成されている半導体エネルギー検出器において、裏面側に基板を薄形化した薄形部を設けて電子線、X線、及び紫外光等に対して高い感度を有する裏面照射型半導体エネルギー検出器とすると同時に、薄形部の周辺の基板枠に加えて薄形部を分割するように基板梁をさらに設置することによって、基板の機械的強度を強くし、薄形部の歪みによる焦点ぼけを低減することができる。また、薄形部の各部位における基板抵抗を、基板枠または基板梁までの距離を十分に短くすることによって低減させ、それによって電荷転送の高速動作による読み出し時間の短縮を実現することができる。

【0042】さらに、特にそのような基板梁を、それぞれの垂直転送チャネルに対してその覆う面積が等しくなるように構成することによって、TDI 駆動法による紫外光などのエネルギー線の検出を行った場合に、各蓄積電荷が基板梁による不感・低感度領域を通過する時間を等しくして、各検出点について検出感度が均一である検出・撮像等を行うことができる半導体エネルギー検出器とすることができる。

【図面の簡単な説明】

【図 1】本発明に係る半導体エネルギー検出器の第 1 の実施形態の裏面側構成を示す底面図である。

【図 2】図 1 に示した半導体エネルギー検出器の I-I 矢印断面図である。



【図 3】図 1 に示した半導体エネルギー検出器の表面側構成を示す上面図である。

【図 4】本発明に係る半導体エネルギー検出器の第 2 の実施形態の裏面側構成を示す底面図である。

【図 5】図 4 に示した半導体エネルギー検出器の II-II 矢印断面図である。

【図 6】本発明に係る半導体エネルギー検出器の第 3 の実施形態の裏面側構成を示す底面図である。

【図 7】図 6 に示した半導体エネルギー検出器の III-II 矢印断面図である。

【図 8】本発明に係る半導体エネルギー検出器の第 4 の実施形態の裏面側構成を示す底面図である。

【図 9】図 8 に示した半導体エネルギー検出器の IV-V 矢印断面図である。

【図 10】本発明に係る半導体エネルギー検出器の第 5 の実施形態の裏面側構成を示す底面図である。

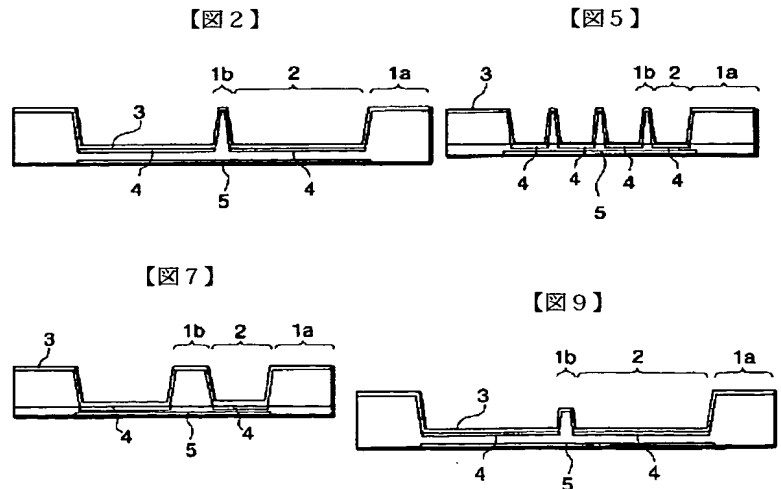
【図 11】図 10 に示した半導体エネルギー検出器の V-V 矢印断面図である。

【図 12】従来の裏面照射型 CCD の一例の裏面側構成を示す底面図である。

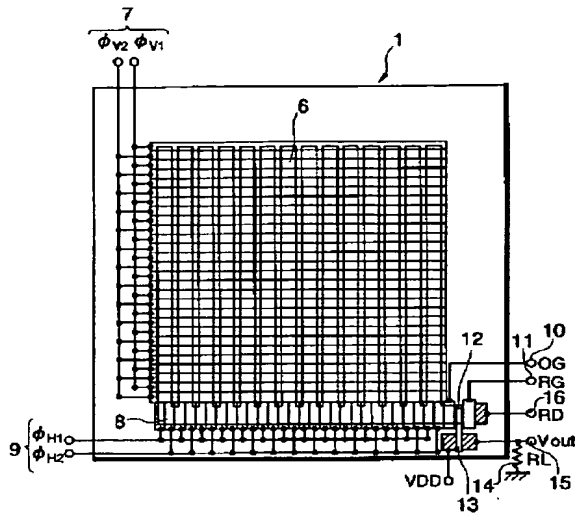
【図 13】図 12 に示した裏面照射型 CCD の VI-VI 矢印断面図である。

【符号の説明】

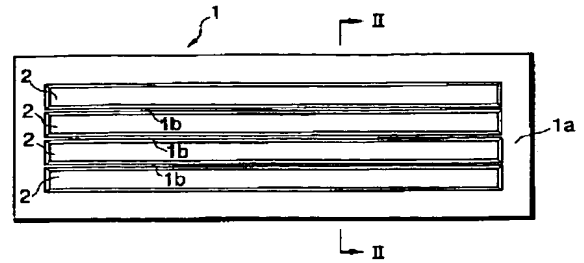
1…P型シリコン基板、1a…基板枠、1b…基板梁、1c…金属層、2…薄形部、3…シリコン酸化膜、4…P+高濃度層、5…CCD、6…垂直転送チャネル、7…垂直転送電極群、8…水平転送チャネル、9…水平転送電極群、10…アウトプットゲート、11…リセットゲート、12…フローティングダイオード、13…FET、14…負荷抵抗、15…出力端子、16…リセットドレイン。



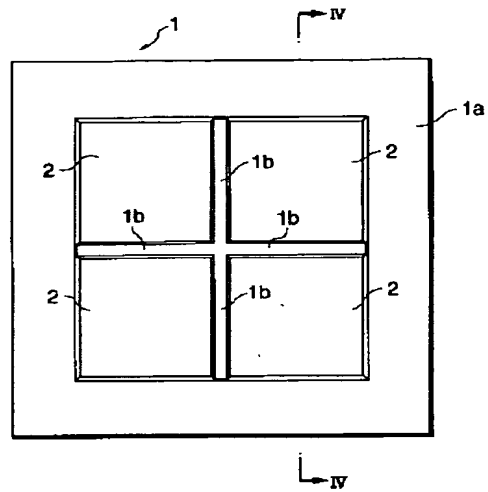
【図3】



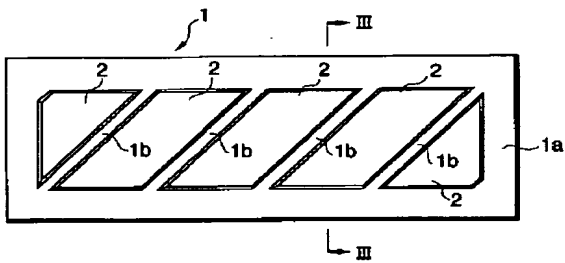
【図4】



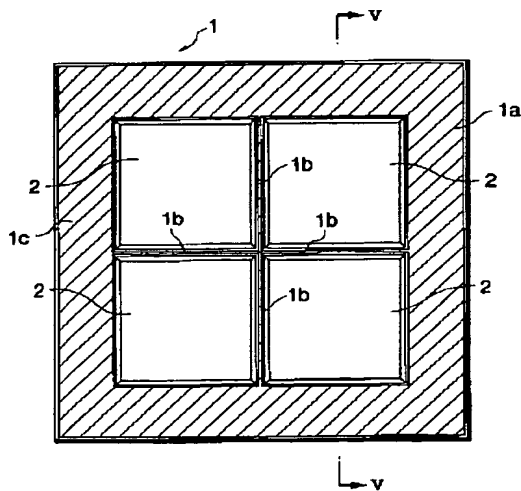
【図8】



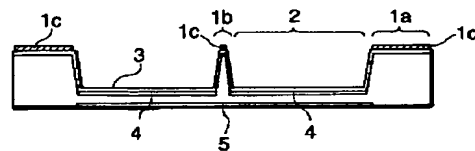
【図6】



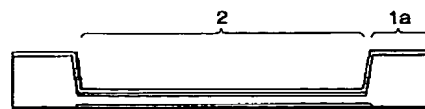
【図10】



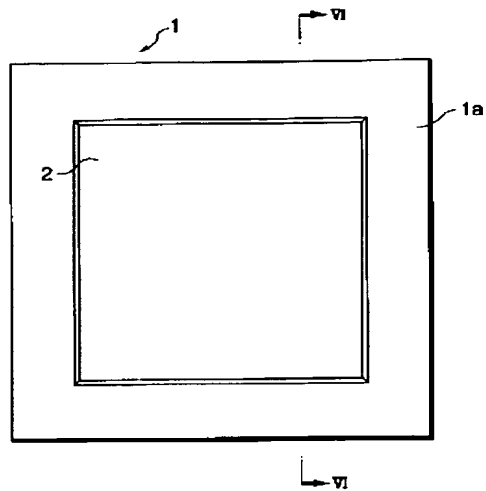
【図11】



【図13】



【図12】



フロントページの続き

(72)発明者 山本 晃永
静岡県浜松市市野町1126番地の1 浜松ホ
トニクス株式会社内

Fターム(参考) 4M118 AA08 AA10 AB01 BA10 BA12
BA13 BA14 BA30 DB01 DD04
DD09 DD12 EA01 FA06 FA38
GA02 GA10
5C024 AA11 AA16 CA16 CA31 FA01
GA11 GA24 JA34